

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-172805

(43)Date of publication of application : 23.06.2000

(51)Int.Cl.

G06K 19/07

(21)Application number : 10-345883

(71)Applicant : MOTOROLA JAPAN LTD

(22)Date of filing : 04.12.1998

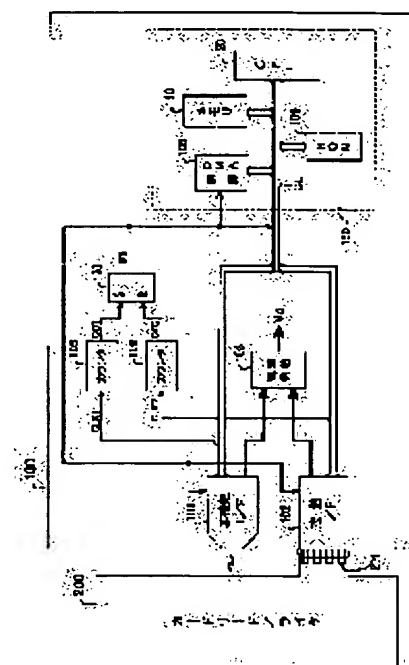
(72)Inventor : SASAMORI TATSUNOBU
YOKOYAMA HARUHIKO
NAKAMOTO ETSUKO

(54) IC CARD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an IC card which can accurately discriminate which interface is used among plural interfaces.

SOLUTION: An IC card selects such an external interface circuit out of external interface circuits which connect the IC card to card reader/writers that the pulse number of the clock signal supplied from the circuit most quickly reaches a prescribed number among the clock signals supplied from the external interface circuits and establishes the data communication with a card reader/ writer 200 through the selected external interface circuit.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the
examiner's decision of rejection or application
converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection][Date of requesting appeal against examiner's decision
of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-172805
(P2000-172805A)

(43) 公開日 平成12年6月23日 (2000.6.23)

(51) Int.Cl.⁷
G 0 6 K 19/07

識別記号

F I
G 0 6 K 19/00

テーマコード(参考)
N 5 B 0 3 5

審査請求 未請求 請求項の数 4 O L (全 6 頁)

(21) 出願番号 特願平10-345883

(22) 出願日 平成10年12月4日 (1998.12.4)

(71) 出願人 000230308

モトローラ株式会社
東京都港区南麻布3丁目20番1号

(72) 発明者 笹森 建信

東京都港区南麻布3丁目20番1号モトローラ株式会社内

(72) 発明者 横山 治彦

東京都港区南麻布3丁目20番1号モトローラ株式会社内

(74) 代理人 100091214

弁理士 大貫 進介 (外1名)

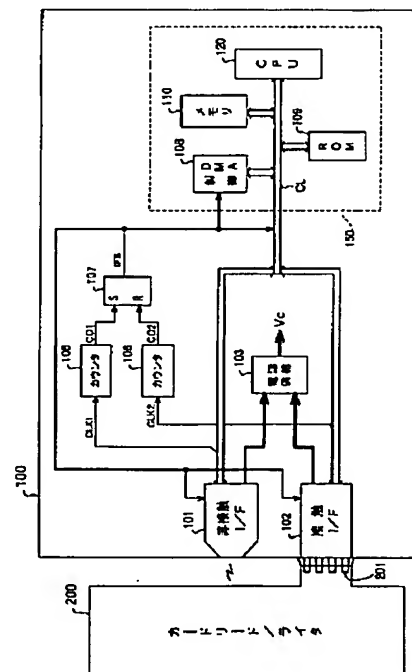
最終頁に続く

(54) 【発明の名称】 ICカード

(57) 【要約】

【課題】 複数のインターフェースの内のいずれが使用されているのかを正しく判別することが出来るICカードを提供することを目的とする。

【解決手段】 カードリード/ライタとの接続を行う複数の外部インターフェース回路各々から供給されたクロック信号の中で最も早くそのパルス数が所定数に達したクロック信号の供給を受けた外部インターフェース回路を選択し、選択した外部インターフェース回路を介してカードリード/ライタとのデータ通信を確立する。



BEST AVAILABLE COPY

【特許請求の範囲】

【請求項 1】 カードリード／ライタに装着されることにより前記カードリード／ライタから電源及びクロック信号の供給を受けて前記カードリード／ライタとのデータ通信を為す IC カードであって、前記カードリード／ライタとの接続を行う複数の外部インターフェース回路と、前記外部インターフェース回路各々から供給された前記クロック信号の内でも最も早くそのパルス数が所定数に達したクロック信号の供給を受けた外部インターフェース回路を選択するインターフェース選択手段と、前記インターフェース選択手段にて選択された外部インターフェース回路を介して前記カードリード／ライタとの前記データ通信を確立させる制御手段と、を有することを特徴とする IC カード。

【請求項 2】 複数の前記外部インターフェース回路は、接触型インターフェース回路と、非接触型インターフェース回路とからなることを特徴とする請求項 1 記載の IC カード。

【請求項 3】 前記制御手段は、メモリと、前記メモリに書込命令又は読出命令を送出することにより前記メモリに対するアクセスを実施する CPU と、前記 CPU を介さずに前記メモリに対するアクセスを直接実施する DMA 制御回路と、からなり、前記制御手段は、前記インターフェース選択手段で選択された前記外部インターフェース回路が前記接触型インターフェース回路である場合には前記 CPU にて前記メモリへのアクセスを行う一方、前記インターフェース選択手段で選択された前記外部インターフェース回路が前記非接触型インターフェース回路である場合には前記 DMA 制御回路にて前記メモリへのアクセスを行うことを特徴とする請求項 1 及び 2 記載の IC カード。

【請求項 4】 前記制御手段は、前記インターフェース選択手段にて選択された外部インターフェース回路に対応した制御プログラムを実行することを特徴とする請求項 1 記載の IC カード。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、IC カードにおける外部インターフェースの制御に関する。

【0002】

【従来の技術】 外部インターフェースを備えた携帯型の記憶媒体として IC カードが着目されており、現在、このような IC カードを現金不要の買物システムにおけるクレジットカードとして利用することが考えられている。かかる IC カードに対するデータ（例えば、現金データ）の書込及び読出は、この IC カードを専用のカードリーダー／ライタに装着することによって行われる。IC カードをこのカードリーダー／ライタに装着すると、カードリーダー／ライタから IC カードへ電源供給が為さ

れ、両者の間でのデータ通信が開始される。

【0003】 ここで、上記電源供給及びデータ通信を確立する為のインターフェースとしては、カードリーダー／ライタ及び IC カード各々の外部電極を接触させて両者の接続を確立させる接触型インターフェースが一般的である。しかしながら、近年、光、磁気、電波等を利用することにより両者の接続を非接触状態にて確立する非接触型のインターフェースが利用されるようになってきた。

【0004】 そこで、カードリーダー／ライタが上記接触型又は非接触型のいずれであってもその利用を可能とすべく、上述した如き 2 系統のインターフェース回路を備えるようにした IC カードが特開平 3-209592 号公報で提案されている。図 1 は、上記公報によって提案されている IC カードの構成を示す図である。図 1 に示されるように、かかる IC カードには、接触型インターフェース回路としての接点フィールド 3、及び非接触型インターフェース回路としてのコイル 4、5 が設けられており、夫々電子チップ 2 に接続されている。

【0005】 電子チップ 2 内には、機能素子 21、並びにメモリ及び計算器からなるマイクロコンピュータ 22 が設けられている。機能素子 21 は、上記接点フィールド 3 からの信号ライン群及びコイル 4 からの信号ライン群の内的一方を選択し、選択した方の信号ライン群とマイクロコンピュータ 22 とを接続する。この際、機能素子 21 は、上記接点フィールド 3 及びコイル 4 各々の信号ライン上の電位を比較することにより、両者のいずれから電源電圧が供給されたのかを判定し、電源電圧の供給が為されたと判定された方の信号ライン群と、マイクロコンピュータ 22 とを接続する。

【0006】 すなわち、上記接点フィールド 3 及びコイル 4 各々からの電源電圧を比較することにより、接点フィールド 3（接触型インターフェース回路）及びコイル 4（非接触型インターフェース回路）のいずれが使用されているのかを判別する。そして、判別した方の信号ライン群と、マイクロコンピュータ 22 とを接続することにより、カードリーダー／ライタに対応した方のインターフェースを用いたデータ通信が自動的に確立するのである。

【0007】 しかしながら、上述した如き、各インターフェース回路からの電源電圧を比較する方法では、供給された電源電圧の変動等に起因して上記比較判定が正しく行われなくなる時があり、この際、誤った方（インターフェース回路）を選択してしまうという問題があった。

【0008】

【発明が解決しようとする課題】 本発明は、かかる問題を解決せんとして為されたものであり、複数のインターフェースの内のが使用されているのかを正しく判別することが出来る IC カードを提供することを目的とする。

【0009】

【課題を解決するための手段】本発明による IC カードは、カードリード／ライタに装着されることにより前記カードリード／ライタから電源及びクロック信号の供給を受けつつ前記カードリード／ライタとのデータ通信を為す IC カードであって、前記カードリード／ライタとの接続を行う複数の外部インターフェース回路と、前記外部インターフェース回路各々から供給された前記クロック信号の中で最も早くそのパルス数が所定数に達したクロック信号の供給を受けた外部インターフェース回路を選択するインターフェース選択手段と、前記インターフェース選択手段にて選択された外部インターフェース回路を介して前記カードリード／ライタとの前記データ通信を確立させる制御手段とを有する。

【0010】

【発明の実施の形態】図 2 は、本発明による IC カードと、カードリード／ライタとの接続を示す図である。図 2 に示されるように、本発明による IC カード 100 には、光、磁気、電波等を利用することにより非接触状態にてカードリーダー／ライタ 200 とのデータ通信、並びにカードリーダー／ライタ 200 からの電源供給を確立する非接触型インターフェース回路 101 が備えられている。更に、IC カード 100 には、カードリーダー／ライタ 200 の外部電極 201 と接触することにより上記データ通信及び上記電源供給を確立する接触型インターフェース回路 102 が備えられている。

【0011】非接触型インターフェース回路 101 は、上記非接触状態にてカードリーダー／ライタ 200 から供給された電源電圧を取り込みこれを電源供給回路 103 に供給する。更に、非接触型インターフェース回路 101 は、上記非接触状態にてカードリーダー／ライタ 200 から送信されてきたデータ信号及びクロック信号を CPU バスライン CL に送出する。この際、上記クロック信号は、クロック信号 CLK1 としてカウンタ 105 にも供給される。又、非接触型インターフェース回路 101 は、後述するメモリ 110 から CPU バスライン CL 上に読み出されたデータ信号及びクロック信号を取り込み、これを非接触状態にてカードリーダー／ライタ 200 に送信する。

【0012】接触型インターフェース回路 102 は、カードリーダー／ライタ 200 の外部電極 201 と接触することにより、カードリーダー／ライタ 200 から供給された電源電圧を取り込みこれを電源供給回路 103 に供給する。更に、接触型インターフェース回路 102 は、カードリーダー／ライタ 200 から送信されてきたデータ信号及びクロック信号を CPU バスライン CL に送出する。この際、上記クロック信号は、クロック信号 CLK2 としてカウンタ 106 にも供給される。又、接触型インターフェース回路 102 は、後述するメモリ 110 から CPU バスライン CL 上に読み出されたデータ信号及

びクロック信号を取り込み、これをカードリーダー／ライタ 200 に送信する。

【0013】電源供給回路 103 は、上記非接触型インターフェース回路 101 又は接触型インターフェース回路 102 のいずれか一方から供給された電源電圧を電源電圧 V_c として以下に説明するが如き各機能モジュールに供給する。カウンタ 105 は、その電源投入に応じて、非接触型インターフェース回路 101 から供給されたクロック信号 CLK1 のクロックパルス数の計数を開始し、その計数値が所定数に到達した時に論理レベル“1”のキャリアアウト信号 CO1 を発生して RS フリップフロップ 107 のセット端子 S に供給する。カウンタ 105 は、かかる論理レベル“1”のキャリアアウト信号 CO1 の発生後、計数値を“0”にリセットしてからその計数動作を停止すると共にカウンタ 106 の計数動作をも強制的に停止せしめる。

【0014】カウンタ 106 は、その電源投入に応じて、接触型インターフェース回路 102 から供給されたクロック信号 CLK2 のクロックパルス数の計数を開始し、その計数値が所定数に到達した時に論理レベル“1”のキャリアアウト信号 CO2 を発生して RS フリップフロップ 107 のリセット端子 R に供給する。カウンタ 106 は、かかる論理レベル“1”のキャリアアウト信号 CO2 の発生後、計数値を“0”にリセットしてからその計数動作を停止すると共にカウンタ 105 の計数動作をも強制的に停止せしめる。

【0015】RS フリップフロップ 107 は、そのセット端子 S に論理レベル“1”のキャリアアウト信号 CO1 が供給された場合には論理レベル“1”、リセット端子 R に論理レベル“1”のキャリアアウト信号 CO2 が供給された場合には論理レベル“0”のインターフェース選択信号 IFS を発生する。RS フリップフロップ 107 は、かかるインターフェース選択信号 IFS を、上記非接触型インターフェース回路 101、接触型インターフェース回路 102、後述する DMA (Direct Memory Access) 制御回路 108 及び CPU バスライン CL 各々に送出する。尚、インターフェース選択信号 IFS は、かかる RS フリップフロップ 107 において保持される。

【0016】CPU バスライン CL 上には、DMA 制御回路 108、ROM (Read Only Memory) 109、メモリ 110、及び CPU (Central Processing Unit) 120 が夫々接続されている。これら CPU バスライン CL、上記 DMA 制御回路 108、ROM 109、メモリ 110、及び CPU 120 により、IC カード 100 としての各種データ処理を行うマイクロコンピュータ 150 を形成している。

【0017】ROM 109 には、この IC カード 100 の動作を司る為のソフトウェアが予め記憶されている。CPU 120 は、かかるソフトウェア中から、インターフェース選択信号 IFS の論理レベルに応じた制御プロ

10

20

30

40

50

グラムを選択して実行することにより、CPUバスラインCL上に各種命令信号を送出する。メモリ110は、かかるCPUバスラインCLを介して上記CPU120から読出命令が供給された場合にはこのメモリ110内に記憶されている内容をCPUバスラインCL上に読み出す一方、書込命令が供給された場合には、CPUバスラインCL上のデータを書き込んでこれを記憶する。

【0018】DMA制御回路108は、上記CPU120からDMA転送命令が供給された場合には、上記メモリ110に対するアクセス（書込又は読出）をDMA転送に切り換えるべく制御する。すなわち、CPU120からの書込及び読出命令を用いずに、直接、上記CPUバスラインCL上のデータ信号を書き込み、又、その記憶内容を読み出すという、いわゆるDMA転送モードに移行させるのである。

【0019】次に、かかる構成による動作について説明する。尚、図2に示すカードリード/ライタ200は、その説明上、接触型及び非接触型インターフェースの双方を備えるようにしているが、本発明によるICカードは、いずれか一方のインターフェースしか備えていないタイプのカードリード/ライタに対しても対応可能である。

【0020】以下に、カードリード/ライタ200のタイプ別に、ICカード100の動作について説明する。

(1)接触型インターフェースのみを備えたタイプ

ICカード100をこのようなタイプのカードリード/ライタに装着すると、先ず、ICカード100における接触型インターフェース回路102は、かかるカードリーダー/ライタ200から供給された電源電圧を電源供給回路103に供給する。これによりICカード100内の各機能が動作を開始する。これと同時に、接触型インターフェース回路102は、カードリーダー/ライタから供給されたクロック信号を取り込みこれをクロック信号CLK2としてカウンタ106に供給する。よって、カウンタ106は、そのクロック信号CLK2のパルス数の計数を開始する。かかる計数はいずれ所定数に到達し、この時、カウンタ106は論理レベル"1"のキャリアアウト信号CO2をRSフリップフロップ107のリセット端子Rに供給する。

【0021】一方、非接触型インターフェース回路101からは信号供給が為されないため、クロック信号CLK1がカウンタ105に供給されることはなく、その計数値は"0"固定のままとなる。よって、この際、RSフリップフロップ107のセット端子Sに論理レベル"1"のキャリアアウト信号CO1が供給されることはない。以上のことから、RSフリップフロップ107はリセット状態となり、論理レベル"0"のインターフェース選択信号IFSを送出する。かかる論理レベル"0"のインターフェース選択信号IFSに応じて、非接触型インターフェース回路101は通信ディセーブル状態、接触型イ

ンターフェース回路102は通信イネーブル状態となる。

【0022】又、CPU120は、かかる論理レベル"0"のインターフェース選択信号IFSにより、現在、使用されているインターフェースが接触型インターフェース回路102であると判断し、これ以降、接触型インターフェースモードに対応した制御プログラムを実行する。例えば、メモリ110に記憶されている内容を読み出しこれをカードリード/ライタ200に送信する場合には、接触型インターフェース回路102を用いて実施する。これにより、メモリ110から読み出されたデータは、接触型インターフェース回路102を介してのみカードリード/ライタ200に送信されるのである。

【0023】すなわち、ICカード100を接触型インターフェースのみを備えたカードリード/ライタに装着すると、このICカード100は、接触型インターフェース回路102からしかクロック信号が供給されないことから、このカードリード/ライタが接触型のものであると判断する。この判断に基づき、ICカード100内では、接触型インターフェース回路102を介してカードリード/ライタと、ICカード内のマイクロコンピュータ150との接続を確立するのである。

【0024】(2)非接触型インターフェースのみを備えたタイプ

ICカード100を、このようなタイプのカードリード/ライタに装着すると、先ず、ICカード100における非接触型インターフェース回路101は、かかるカードリーダー/ライタ200から供給された電源電圧を取り込みこれを電源供給回路103に供給する。これによりICカード100内の各機能が動作を開始する。これと同時に、非接触型インターフェース回路101は、カードリーダー/ライタから供給されたクロック信号を取り込みこれをクロック信号CLK1としてカウンタ105に供給する。よって、カウンタ105は、そのクロック信号CLK1のパルス数の計数を開始する。かかる計数はいずれ所定数に到達し、この時、カウンタ105は論理レベル"1"のキャリアアウト信号CO1をRSフリップフロップ107のセット端子Sに供給する。

【0025】一方、接触型インターフェース回路102からは信号供給が為されないため、クロック信号CLK2がカウンタ106に供給されることはなく、その計数値は"0"固定のままとなる。よって、RSフリップフロップ107のリセット端子Rに論理レベル"1"のキャリアアウト信号CO2が供給されることはない。以上のことから、RSフリップフロップ107はセット状態となり、論理レベル"1"のインターフェース選択信号IFSを送出する。かかる論理レベル"0"のインターフェース選択信号IFSに応じて、非接触型インターフェース回路101は通信イネーブル状態、接触型インターフェース回路102は通信ディセーブル状態となる。

【0026】又、CPU120は、かかる論理レベル1stのインターフェース選択信号IFSに基づき、現在、使用されているインターフェースが、非接触型インターフェース回路101であると判断し、これ以降、非接触型インターフェースモードに対応した制御プログラムを実行する。例えば、メモリ110に記憶されている内容を読み出しこれをカードリード/ライタ200に送信する場合には、非接触型インターフェース回路101を用いて実施する。これにより、メモリ110から読み出されたデータは、非接触型インターフェース回路101を介してのみカードリード/ライタ200に送信されるのである。

【0027】更に、CPU120は、かかる論理レベル1stのインターフェース選択信号IFSに応じて、DMA制御回路108に対してDMA転送命令を送出する。これにより、上記メモリ110に対するアクセス（書込又は読出）は、CPU120を介さず、このDMA制御回路108によって実施されるようになる。以上の如く、ICカード100を非接触型インターフェースのみを備えたカードリード/ライタに装着すると、このICカード100では、非接触型インターフェース回路101からしかクロック信号が供給されないことから、上記カードリード/ライタが非接触型のものであると判断する。この判断に基づき、ICカード100内では、非接触型インターフェース回路101を介してカードリード/ライタと、このICカード内のマイクロコンピュータ150との接続を確立するのである。この際、マイクロコンピュータ150内のメモリ110に対するアクセスは、CPU120を介さないDMA転送にて実施される。

【0028】尚、上記実施例においては、非接触型インターフェース回路101、及び接触型インターフェース

回路102なる2系統の外部インターフェースを備えた構成を示したが、3系統以上の複数の外部インターフェースを備えたICカードにおいても同様に適用可能である。

【0029】

【発明の効果】以上の如く、本発明によるICカードにおいては、複数のインターフェース回路各々から供給されるクロック信号に基づいて、現在、どのインターフェース回路が使用されているのかを判断し、そのインターフェース回路を介してカードリード/ライタとの接続を確立するようにしている。

【0030】よって、複数のインターフェース回路各々から供給される電源電圧値に基づいて判断を行うようにしたものよりも正確に、現在使用されているインターフェース回路を判断することが可能となるのである。

【図面の簡単な説明】

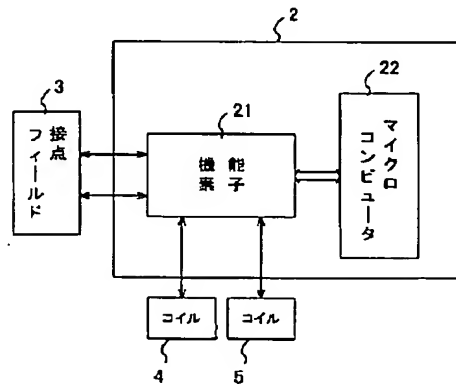
【図1】従来のICカードの内部構成を示す図である。

【図2】本発明によるICカードの構成を示す図である。

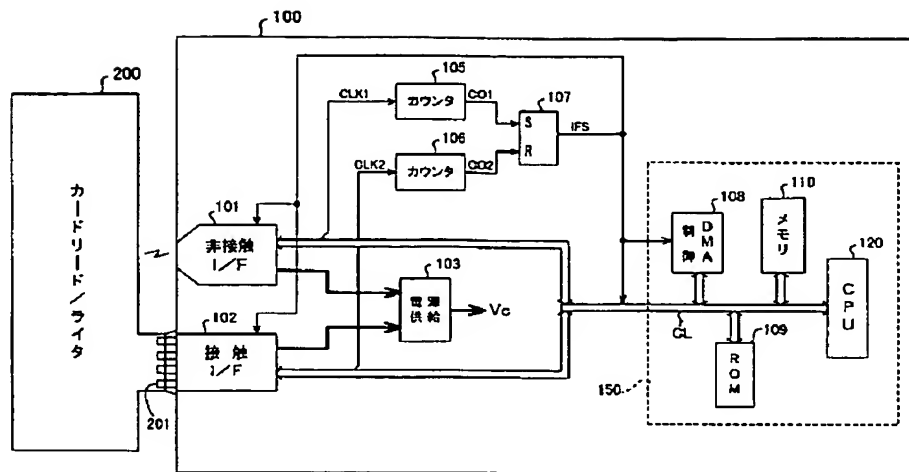
【主要部分の符号の説明】

100	ICカード
101	非接触型インターフェース回路
102	接触型インターフェース回路
105	カウンタ
106	カウンタ
107	RSフリップフロップ
108	DMA制御回路
110	メモリ
120	CPU
150	マイクロコンピュータ
200	カードリード/ライタ

【図1】



【図2】



フロントページの続き

(72)発明者 仲本 悦子
東京都港区南麻布3丁目20番1号モトロー
ラ株式会社内

Fターム(参考) 5B035 AA06 BB09 CA12 CA25

BEST AVAILABLE COPY